

A. IDIOMA DE ELABORACIÓN

Español

B. OBJETIVO GENERAL DE LA ASIGNATURA

Diseñar circuitos digitales de mediana complejidad basados en lógica combinatorial y secuencial usando herramientas CAD y métodos convencionales, para la solución de problemas donde se requiere procesamiento electrónico digital.
--

C. DESCRIPCIÓN DE LA ASIGNATURA

Este curso presenta una integración de conocimientos sobre diseño de sistemas digitales secuenciales de pequeña, mediana y larga escala, utilizando tanto los métodos tradicionales del diseño, así como los métodos modernos basados en herramientas de Diseño Asistido por Computador (CAD) y lenguaje de descripción de hardware.
--

D. CONOCIMIENTOS Y/O COMPETENCIAS PREVIOS

El estudiante debe tener conocimientos de lógica digital, módulos integrados combinatoriales y secuenciales fundamentales. Además se requiere que el estudiante posea buen nivel de lectura de textos técnicos en inglés.

E. RESULTADOS DE APRENDIZAJE DE LA ASIGNATURA

1	Diseñar circuitos secuenciales sincrónicos utilizando métodos tradicionales con circuitos integrados de <u>Mediana Escala de Integración (MSI)</u> y <u>Larga Escala de Integración (LSI)</u> .
2	Crear circuitos digitales combinatoriales y secuenciales utilizando un lenguaje de descripción de hardware.
3	Diseñar sistemas digitales utilizando metodología tradicional basada en máquinas secuenciales sincrónicas (MSS), usando herramientas CAD y lenguaje de descripción de hardware.
4	Identificar las características y arquitectura de la tecnología Arreglos de Puertas Programables por campos (FPGA), así como su evolución y aplicación para la implementación de sistemas digitales.
5	Construir microprocesadores y sistemas embebidos basados en FPGA y lenguaje de descripción de hardware.

F. COMPONENTES DE APRENDIZAJE

Aprendizaje en contacto con el profesor	<input checked="" type="checkbox"/>
Aprendizaje práctico	<input checked="" type="checkbox"/>
Aprendizaje autónomo:	<input checked="" type="checkbox"/>

G. EVALUACIÓN DE LA ASIGNATURA

ACTIVIDADES	MARQUE SI APLICA
Exámenes	<input checked="" type="checkbox"/>
Lecciones	<input checked="" type="checkbox"/>
Tareas	<input checked="" type="checkbox"/>
Proyectos	<input checked="" type="checkbox"/>
Laboratorio/Experimental	<input checked="" type="checkbox"/>
Participación	<input type="checkbox"/>
Salidas de campo	<input type="checkbox"/>
Portafolio del estudiante	<input type="checkbox"/>
Otras	<input type="checkbox"/>

H. PROGRAMA DE LA ASIGNATURA

UNIDADES/SUBUNIDADES	Horas de docencia por unidad
1. Máquinas secuenciales sincrónicas (MSS)	5
1.1. Diagrama ASM (Algorithmic State Machine - Máquina de Estados Algorítmica) y diseño de una MSS con diagrama ASM	
1.2. Diseño de una MSS MIMO usando herramientas CAD y lenguaje de descripción de hardware	
1.3. Diseño de una MSS con método de un flip – flop por estado (one-hot encoding)	
1.4. Problemas de sincronismo	
1.5. Diseño de contadores	
2. Memorias de sólo lectura (ROM - Read Only Memory) en MSS	2
2.1. Ejemplos de diseño de MSS usando memoria ROM	
2.2. Análisis de MSS que incluya memoria ROM	
3. Diseño formal de sistemas digitales	7
3.1. Diagrama de bloques general	
3.2. Circuito controlador y procesador de datos	
3.3. Partición funcional	
3.4. Procedimiento general del diseño de un sistema digital	
3.5. Lenguaje de descripción de hardware aplicado al diseño de un sistema digital	
3.6. Ejemplos de diseño de sistemas digitales	
4. Memorias de acceso aleatorio (RAM - Random Access Memory) y memorias de sólo lectura (ROM - Read Only Memory) en sistemas digitales	4
4.1. Ejemplos de diseño de sistemas digitales utilizando memoria RAM	
4.2. Ejemplos de diseño de sistemas digitales utilizando memoria ROM	
5. Fundamentos de los arreglos de compuertas programables por campos (FPGA - Field Programmable Gate Array)	2
5.1. Introducción a los dispositivos de lógica programable (PLD - Programmable Logic Device)	
5.2. Conceptos generales de los dispositivos de lógica programable complejos (CPLD - Complex Programmable Logic Device)	
5.3. Fundamentos teóricos de FPGAs	
5.4. Aplicaciones	
6. Fundamentos de microprocesadores y sistemas embebidos	8
6.1. Conceptos generales de sistemas embebidos	
6.2. Arquitecturas y microarquitecturas de los microprocesadores	
6.3. Conjuntos de instrucciones de los microprocesadores	
6.4. Ejemplo de microprocesador embebido básico usando lenguaje de descripción de hardware	
7. Actividades de evaluación	4

I. BIBLIOGRAFÍA

BÁSICA	1. Harris, David; Harris, Sarah. (2013). Digital Design and Computer Architecture. (2). Waltham, Maryland: Morgan Kaufmann . ISBN-10: 0123944244, ISBN-13: 9780123944245
COMPLEMENTARIA	<ol style="list-style-type: none"> 1. Brown, Stephen; Vranesic, Zvonko. (2009). Fundamentals of Digital Logic with VHDL Design. (Third Edition). New York: McGraw-Hill. ISBN-10: 0077221435, ISBN-13: 9780077221430 2. Tocci, Ronald J.; Widmer, Neal; Moss, Greg. (2016). Digital Systems: Principles and Applications. (Twelfth Edition). New Jersey: Pearson Education. ISBN-10: 0134220137, ISBN-13: 9780134220130 3. LaMeres, Brock. (2019). QUICK START GUIDE TO VHDL. (First Edition). USA: Springer. ISBN-10: 3030045153, ISBN-13: 9783030045159 4. Donzelli, Giuliano; Ponta Domenico; Oneto, Luca; Anguita, Davide. (2018). Introduction to Digital Systems Design. (First Edition). Italia: Springer. ISBN-10: 3319928031, ISBN-13: 9783319928036

J. RESPONSABLE DEL CONTENIDO DE ASIGNATURA

Profesor	Correo	Participación
RIOS ORELLANA SARA JUDITH	srios@espol.edu.ec	Responsable del contenido de asignatura
PRIETO LEÓN ALEXANDER	alprieto@espol.edu.ec	Colaborador
VACA BENAVIDES DAVID ALEJANDRO	davaca@espol.edu.ec	Colaborador
SÁNCHEZ CHAN NATHALY SIMUY	nssanche@espol.edu.ec	Colaborador